

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-170847

(43)Date of publication of application : 14.06.2002

(51)Int.Cl. H01L 21/60

(21)Application number : 2000-366873 (71)Applicant : HITACHI LTD
HITACHI TOKYO ELECTRONICS
CO LTD

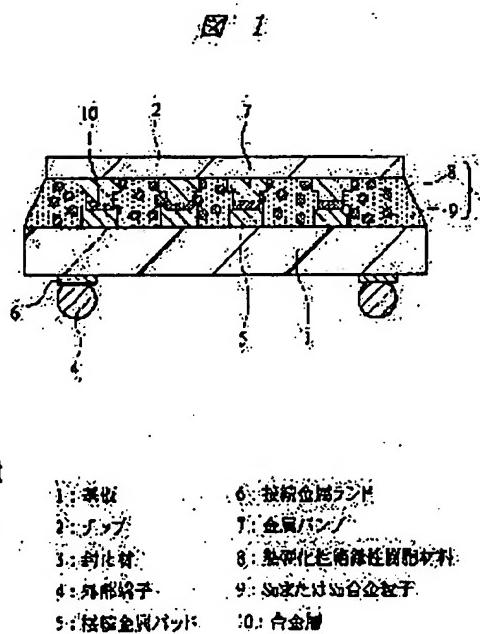
(22)Date of filing : 01.12.2000 (72)Inventor : SHINODA MASAYOSHI
ARAKI MAKOTO

(54) MANUFACTURING METHOD OF SEMICONDUCTOR DEVICE AND SEMICONDUCTOR DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a semiconductor device manufacturing method that enables to conduct not through a contact but through a junction and can correspond to narrow pitch, many pin devices with high reliability in connection. method.

SOLUTION: This semiconductor device with a single chip package is constituted of a multi-wiring layer structured board 1, a chip 2 mounted on the board 1, a sealant 3 sealing the joining part between the board 1 and the chip 2, external terminals and so on. The sealant 3 is made of a heat-hardening insulative resin 8 and fine microscopic particles 9 of Sn or Sn alloy, a metal with a low melting point, which are evenly dispersed in a film or a liquid of the resin 8 so that the particles do not touch each other. The particles 9 of Sn or Sn alloy are molten by pressure heating of two steps to form an alloy layer 10 in a joining part between a metal bump 7 of the chip 2 and a connecting metal pad 5 of the board 1 so as to bond both.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2002-170847

(P2002-170847A)

(43)公開日 平成14年6月14日 (2002.6.14)

(51)Int.Cl.

H01L 21/60

識別記号

311

F I

H01L 21/60

テ-ゴ-ド(参考)

311S 5F044

審査請求 未請求 請求項の数5 OL (全8頁)

(21)出願番号 特願2000-366873(P2000-366873)

(22)出願日 平成12年12月1日 (2000.12.1.)

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(71)出願人 000233505

日立東京エレクトロニクス株式会社

東京都青梅市藤橋3丁目3番地の2

(72)発明者 横田 政佳

東京都小平市上水本町五丁目20番1号 株

式会社日立製作所半導体グループ内

(74)代理人 100080001

弁理士 筒井 大和

最終頁に続く

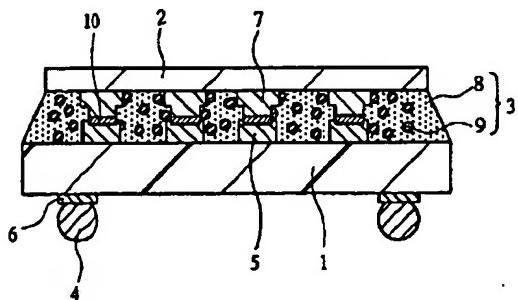
(54)【発明の名称】 半導体装置の製造方法および半導体装置

(57)【要約】

【課題】 接触による導通ではなく接合による導通を可能にして、狭ピッチ、多ピンに対応し、かつ接続信頼性の高い接続工法を実現することができる半導体装置の製造方法を提供する。

【解決手段】 シングルチップパッケージの半導体装置であって、多層配線層構造の基板1と、この基板1に実装されるチップ2と、基板1とチップ2との接合部分を封止する封止材3と、外部端子4などから構成され、封止材3は、エポキシ系などの熱硬化性絶縁性樹脂材料8の内部に、微細な低融点金属であるSnまたはSn合金粒子9が互いに接触しないよう均一分散されたフィルム形態、または液状形態で形成され、このSnまたはSn合金粒子9は2段階の加熱加圧による溶融によりチップ2の金属バンプ7と基板1の接続金属パッド5との接合部に合金層10が形成されて接合される。

図 1



1: 基板 6: 接続金属ランド

2: チップ 7: 金属バンプ

3: 封止材 8: 热硬化性絶縁性樹脂材料

4: 外部端子 9: SnまたはSn合金粒子

5: 接続金属パッド 10: 合金層

【特許請求の範囲】

【請求項1】接続金属パッドが表面上に設けられた基板の表面上に、熱硬化性絶縁性樹脂材料の内部に低融点金属の微細粒子を分散させた封止材を供給する工程と、前記基板上に供給された前記封止材の上から、金属バンプが表面上に設けられたチップをフェイスダウンで搭載する工程と、

前記チップの裏面から加熱加圧して前記チップ上の金属バンプと前記基板上の接続金属パッドとを前記封止材の低融点金属の微細粒子を介して接合させ、前記チップと前記基板との導通を取る工程とを有することを特徴とする半導体装置の製造方法。

【請求項2】請求項1記載の半導体装置の製造方法であって、

前記チップの裏面から加熱加圧する際、前記低融点金属の微細粒子の融点以下の温度により前記封止材を硬化する工程と、前記低融点金属の微細粒子の融点以上の温度により前記低融点金属の微細粒子を溶融させて前記金属バンプと前記接続金属パッドとを接合する工程とを有することを特徴とする半導体装置の製造方法。

【請求項3】請求項2記載の半導体装置の製造方法であって、

前記封止材を硬化する際、前記チップの裏面より荷重をかけて前記金属バンプと前記接続金属パッドとの間に挟んだ前記低融点金属の微細粒子を薄く平らに変形させる工程を有し、

前記金属バンプと前記接続金属パッドとを接合する際、前記薄く平らに変形された低融点金属の微細粒子を溶融させて薄く均一な合金層を生成させる工程を有することを特徴とする半導体装置の製造方法。

【請求項4】請求項1記載の半導体装置の製造方法であって、

前記基板上の前記封止材の上から前記チップを搭載する際、同一の基板上に複数のチップをフェイスダウンで搭載する工程を有することを特徴とする半導体装置の製造方法。

【請求項5】接続金属パッドが表面上に設けられた基板と、

前記基板の表面上にフェイスダウンで搭載され、金属バンプが表面上に設けられた1つまたは複数のチップと、前記1つまたは複数のチップ上の金属バンプと前記基板上の接続金属パッドとを接合させるSnまたはSn合金の微細粒子を熱硬化性絶縁性樹脂材料の内部に均一分散させた封止材とを有することを特徴とする半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体装置およびその製造技術に関し、たとえばシングルチップパッケージやマルチチップモジュールなどにおいて、特に狭ピッチ、多ピンに対応し、かつフリップチップ接続における

接続信頼性の高い接続工法に好適な半導体装置の製造方法に適用して有効な技術に関する。

【0002】

【従来の技術】本発明者が検討した技術として、たとえばマルチチップモジュールに対応の狭ピッチ、多ピンのフリップチップ接続には、絶縁樹脂に微細な導電粒子を分散させたACF (Anisotropic Conductive Film) 工法を適用する技術が考えられる。

10 【0003】このACF工法では、基板上のNi(ニッケル)/Au(金)めっきを施した接続金属パッド上に、チップ搭載範囲にACFを貼り付け、Auバンプの付いたチップをフェイスダウンで搭載し、加熱圧着させ、チップ上のAuバンプと基板上の接続金属パッドは、絶縁樹脂内の導電粒子を介在させた接触によって導通を取る方法である。このACFの絶縁樹脂は、基板とチップの熱膨張係数差や反りの緩和を目的とする封止材として機能する。

【0004】なお、このようなACF工法に関する技術としては、たとえば2000年7月28日、株式会社工業調査会発行、社団法人エレクトロニクス実装学会編の「エレクトロニクス実装大事典」P653, 654に記載される技術などが挙げられる。

【0005】

【発明が解決しようとする課題】ところで、前記のようなACF工法の技術について、本発明者が検討した結果、以下のようなことが明らかとなった。たとえば、前記のACF工法では、チップ上のAuバンプと基板上の接続金属パッドとの接触のみの導通であるため、高温動作時の樹脂膨張により接続抵抗が急激に上昇する問題がある。すなわち、接続状態が接触のみであるため、高温環境における樹脂膨張などで接続抵抗の不安定やオープン不良が発生し易いという問題が考えられる。

【0006】そこで、本発明の目的は、封止材の絶縁性樹脂材料に低融点金属の微細粒子を分散することによって、接觸による導通ではなく接合による導通を可能にして、狭ピッチ、多ピンに対応し、かつ接続信頼性の高い接続工法を実現することができる半導体装置の製造方法を提供するものである。

40 【0007】本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

【0008】

【課題を解決するための手段】本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、次のとおりである。

【0009】すなわち、本発明による半導体装置の製造方法は、接続金属パッドが表面上に設けられた基板の表面上に、熱硬化性絶縁性樹脂材料の内部に低融点金属の微細粒子を分散させた封止材を供給し、基板上に供給さ

れた封止材の上から、金属パンプが表面上に設けられたチップをフェイスダウンで搭載し、チップの裏面から加熱加圧してチップ上の金属パンプと基板上の接続金属パッドとを封止材の低融点金属の微細粒子を介して接合させ、チップと基板との導通を取る、各工程を有するものである。

【0010】さらに、前記半導体装置の製造方法において、チップの裏面から加熱加圧する際、低融点金属の微細粒子の融点以下の温度により封止材を硬化し、低融点金属の微細粒子の融点以上の温度により低融点金属の微細粒子を溶融させて金属パンプと接続金属パッドとを接合するようにしたものである。

【0011】さらに、前記半導体装置の製造方法において、封止材を硬化する際、チップの裏面より荷重をかけて金属パンプと接続金属パッドとの間に挟んだ低融点金属の微細粒子を薄く平らに変形させ、さらに金属パンプと接続金属パッドとを接合する際、薄く平らに変形された低融点金属の微細粒子を溶融させて薄く均一な合金層を生成させるようにしたものである。

【0012】また、前記半導体装置の製造方法において、基板上の封止材の上からチップを搭載する際、同一の基板上に複数のチップをフェイスダウンで搭載するようにしたものである。

【0013】また、本発明による半導体装置は、接続金属パッドが表面上に設けられた基板と、この基板の表面上にフェイスダウンで搭載され、金属パンプが表面上に設けられた1つまたは複数のチップと、この1つまたは複数のチップ上の金属パンプと基板上の接続金属パッドとを接合させるSn (すず) またはSn合金の微細粒子を熱硬化性絶縁性樹脂材料の内部に均一分散させた封止材とを有するものである。

【0014】詳細に、本発明は、樹脂基板、テープ、またはセラミック基板などの基板上の接続金属パッド上のチップ搭載範囲に、低融点金属である微細なSnまたはSn合金粒子を互いが接触しないように均一分散させた熱硬化性絶縁性樹脂封止材料を供給する。その上から、金属パンプの付いたチップをフェイスダウンで搭載し、チップの金属パンプと基板の接続金属パッドとの間にSnまたはSn合金粒子を挟んだ状態で、チップの裏面からSnまたはSn合金の融点以下の温度で加熱加圧し、粒子を薄く平らに変形させるとともに、絶縁性樹脂を硬化させる。その後、チップ上の金属パンプと基板上の接続金属パッドに、SnまたはSn合金の融点温度までチップの裏面から加熱加圧して挟まれ薄く平らに変形したSnまたはSn合金粒子を溶融し、金属パンプと接続金属パッドを接合させることにより、チップと基板を導通させることができるようにしたものである。

【0015】特に、本発明では、絶縁性樹脂封止材料にSnまたはSn合金粒子を均一分散することにより、チップと基板との間で、従来の接触による導通ではなく、

接続信頼性の高い接合による導通を可能とすることができる。

【0016】よって、前記半導体装置の製造方法および半導体装置によれば、接合界面に金属合金が生成されるため、接触による導通と異なり、高温環境での導通不良を生じ難くなる。また、接続抵抗についても安定させることができる。さらに、接合前に封止材を基板に供給することで、接合後封止材供給の際に問題となるポイド発生を抑制できる。また、SnまたはSn合金粒子を溶融前に薄く平らに変形することにより、長期接合性が向上する。この結果、狭ピッチ、多ピン対応のフリップチップ接続において、従来の工法と比較し、高温環境においても安定した接合信頼性を確保できる。

【0017】

【発明の実施の形態】以下、本発明の実施の形態を図面に基づいて詳細に説明する。図1は本発明の一実施の形態の半導体装置（シングルチップパッケージ）を示す断面図、図2は平面図、図3は底面図、図4は封止材を示す断面図、図5および図6は半導体装置の製造方法を示すフロー図、図7は他の半導体装置（マルチチップモジュール）を示す断面図、図8は平面図、図9は底面図、図10は封止材の変形例を示す断面図である。

【0018】まず、図1～図3により、本実施の形態の半導体装置の一例の構成を説明する。本実施の形態の半導体装置は、たとえばシングルチップパッケージの半導体装置とされ、多層配線層構造の絶縁基板1（以下基板1と記載する）と、この基板1に実装される半導体チップ2（以下チップ2と記載する）と、基板1とチップ2との接合部分を封止する封止材3と、外部端子4などから構成されている。

【0019】基板1は、たとえば多層構造の樹脂基板、テープ、またはセラミック基板などからなり、たとえばAu（金）などの接続金属パッド5（たとえば角50μm程度）が表面上に設けられ、また裏面上に、たとえばAuなどの接続金属ランド6（たとえば直径50μm程度）が設けられ、表面上の接続金属パッド5から各層間のスルーホール、各層の金属配線パターンを通じて裏面上の接続金属ランド6まで電気的に接続されている。

【0020】チップ2は、たとえばマイクロコンピュータ、メモリなどからなり、たとえばAuなどの金属パンプ7（たとえば直径50μm程度）が表面上に設けられ、また内部にマイクロコンピュータ、メモリなどの所定の集積回路が形成され、内部の集積回路の各端子から表面上の金属パンプ7まで電気的に接続されている。

【0021】封止材3は、図4に示すように、たとえばエポキシ系などの熱硬化性絶縁性樹脂材料8の内部に、微細な低融点金属であるSn (すず) またはSn合金粒子9（たとえば直径5μm程度以下）が互いに接触しないように均一分散されたフィルム形態(a)、または液状形態(b)で形成されている。このSnまたはSn合

金粒子9は、2段階の加熱加圧による溶融によりチップ2の金属バンプ7と基板1の接続金属バッド5との接合部に合金層10が形成されて接合される。また、SnまたはSn合金粒子9の径を微細にすることで狭ピッチ、多ピンの際もショートを起こし難くできる。前記合金粒子9の直径は、基板1の接続金属バッド5間の距離およびチップ2上の金属バンプ7間の距離よりも小さな値とする。

【0022】外部端子4は、たとえばPb(鉛)/Sn(錫)や、鉛フリーなどの半田ボールからなり、基板1の裏面上の接続金属ランド6に接合され、基板1の裏面上に周辺1列や2列、あるいはアレイ状(図1、図3では周辺1列の例を示し、数は図を明確化するために実際のものとは異なる場合がある)などで配列されている。

【0023】次に、図5および図6により、本実施の形態のシングルチップパッケージの半導体装置の製造方法を説明する。図5および図6において、左側の図は製造方法の各製造工程を示すフロー図、右側の図は各製造工程に対応する半導体装置を示す断面図である。

【0024】この半導体装置の製造に先立って、まず準備段階として、シングルチップパッケージの半導体装置の製造に必要な、前述した基板1、チップ2、封止材3、外部端子4となる半田ボールなどを用意する。

【0025】(1) 封止材供給工程(ステップS1)において、基板1上の接続金属バッド5上のチップ搭載範囲に、熱硬化性絶縁性樹脂材料8の内部にSnまたはSn合金粒子9を均一分散させたフィルム形態(または液状形態)の封止材3を供給する。

【0026】(2) チップ搭載工程(ステップS2)において、基板1上に供給された封止材3の上から、金属バンプ7が設けられたチップ2を接続金属バッド5上にフェイスダウンで搭載する。

【0027】(3) 封止材硬化工程(ステップS3)において、チップ2の金属バンプ7と基板1の接続金属バッド5との間に封止材3のSnまたはSn合金粒子9を挟んだ状態で、チップ2の裏面からSnまたはSn合金粒子9の融点以下の温度で加熱加圧し、このSnまたはSn合金粒子9を薄く平らに変形させるとともに、封止材3の熱硬化性絶縁性樹脂材料8を硬化させる。

【0028】(4) 溶融接合工程(ステップS4)において、チップ2上の金属バンプ7と基板1上の接続金属バッド5に、SnまたはSn合金粒子9の融点温度までチップ2の裏面から加熱加圧して、挟まれ薄く平らに変形したSnまたはSn合金粒子9を溶融して均一なAu-Sn合金による合金層10を形成し、チップ2上の金属バンプ7と基板1上の接続金属バッド5を接合させる。

【0029】(5) バンプ付け工程(ステップS5)において、チップ2上の金属バンプ7と基板1上の接続金

属バッド5を導通させた後、基板1の裏面の接続金属ランド6上に外部端子4となる半田ボールを付ける。

【0030】これにより、シングルチップパッケージの半導体装置が完成する。この半導体装置は、チップ2の内部の集積回路の各端子から表面上の金属バンプ7を通じ、さらに基板1の表面上の接続金属バッド5、各層間のスルーホール、各層の金属配線パターン、裏面上の接続金属ランド6を通じ、外部端子4まで電気的に導通される。

10 【0031】次に、図7～図9により、本実施の形態の半導体装置の製造方法を適用して製造したマルチチップモジュールの半導体装置の一例を説明する。

【0032】本実施の形態のマルチチップモジュールの半導体装置は、前記図1～図3のような構造に対して複数のチップを実装する点が異なり、寸法が大きな多層配線構造の基板1aと、この基板1aに実装される、マイクロコンピュータのチップ2a、SDRAMの複数(ここでは4個)のチップ2bと、基板1aと複数のチップ2a、2bとの接合部分を封止する封止材3aと、

20 外部端子4aなどから構成されている。さらに、放熱性を考慮してチップ2a、2bの裏面に放熱板11を接着することも可能であり、またSRAMなどの他のメモリのチップやASICなどのチップを実装する場合などについても適用可能である。

【0033】基板1a、マイクロコンピュータのチップ2a、SDRAMのチップ2b、封止材3a、外部端子4aは、前記シングルチップパッケージと同様の構造となっている。また、外部端子4aは、たとえばアレイ状に配列されている。

30 【0034】マイクロコンピュータのチップ2aは、たとえばマルチチップモジュールに対する入出力データの入出力動作を制御したり、SDRAMのチップ2bに対するデータの書き込み/読み出し動作を制御するなど、マルチチップモジュール全体の制御・処理を司るためのものである。

【0035】SDRAMのチップ2bは、たとえば複数のメモリセルを格子状に配列したメモリマトリックスを有し、マイクロコンピュータのチップ2aの制御に基づいて、各メモリセルに対するデータの書き込み/読み出しを可能とするものである。

40 【0036】このマルチチップモジュールの半導体装置においても、前記図5および図6に示すような各製造工程に従い、基板1a上のチップ搭載範囲に封止材3aを供給する封止材供給工程、基板1a上の封止材3aの上からチップ2a、2bを搭載するチップ搭載工程、チップ2a、2bの裏面から加熱加圧して封止材3aの熱硬化性絶縁性樹脂材料8aを硬化させる封止材硬化工程、チップ2a、2bの裏面から加熱加圧して金属バンプ7と接続金属バッド5をSnまたはSn合金粒子9aの溶融による合金層10aを形成して接合させる溶融接合工

50

程、基板1aの裏面の接続金属ランド6上に外部端子4aとなる半田ボールを付けるバンプ付け工程を行うことにより、マルチチップモジュールの半導体装置が完成する。

【0037】従って、本実施の形態の半導体装置によれば、チップ2(2a, 2b)上の金属バンプ7(7a)と基板1(1a)上の接続金属パッド5(5a)との接合界面にAu-Sn合金による合金層10(10a)が生成されるため、接触による導通と異なり、接合による導通となるので、高温環境での導通不良を生じ難くなる。また、接続抵抗についても安定させることができ。すなわち、接合界面に金属合金が生成されるため、強い接合強度を得ることができる。また、加圧された部分のみSnまたはSn合金粒子9(9a)が捕捉されて平らに変形され、さらにSnまたはSn合金粒子9(9a)の融点以上に加熱することにより、導通が必要な部分にのみ接合のための合金層10(10a)が形成されるため、狭ピッチの場合でも金属バンプ7間の絶縁を確保することができる。

【0038】また、接合前に封止材3(3a)を基板1(1a)に供給することで、接合後に封止材3(3a)を供給する際の問題となるボイド発生を抑制することができる。

【0039】さらに、SnまたはSn合金粒子9(9a)を溶融前に薄く平らに変形することにより、長期接合性が向上する。すなわち、溶融前にSnまたはSn合金粒子9(9a)を加圧により薄く平らにすることにより、余分なSnは排出され、接合面に供給されるSnの量を制御し、かつ均一にできるため、溶融時に均一な合金層10(10a)を形成でき、また高温環境においても接合界面強度を劣化させる要因となる金属間化合物の成長を抑制できるため、長期接合性を向上させることができる。

【0040】この結果、シングルチップパッケージ、マルチチップモジュールの半導体装置における狭ピッチ、多ピン対応のフリップチップ接続において、従来の工法と比較し、高温環境においても安定した接合信頼性を確保することができる。

【0041】また、本実施の形態の半導体装置において、封止材3(3a)を、たとえば図10(a)に示すように、熱硬化性絶縁性樹脂材料8(8a)の内部に分散されるSnまたはSn合金粒子9(9a)を絶縁性樹脂材料12でコートすることも可能である。たとえば、SnまたはSn合金粒子9(9a)の分散に偏りが生じた時には、図10(b)のようにSnまたはSn合金粒子9(9a)をコートする材料がないと接触によりサイズが大きくなり、ショート要因となることが考えられるが、図10(a)のようにコートすることで、SnまたはSn合金粒子9(9a)の分散に偏りが生じた時にも粒子同士が直接接触しないので、粒子同士の接触による

粒子サイズの拡大を防止することができる。

【0042】以上、本発明者によってなされた発明をその実施の形態に基づき具体的に説明したが、本発明は前記実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

【0043】たとえば、前記実施の形態においては、マイクロコンピュータやメモリなどのシングルチップパッケージ、マイクロコンピュータとSDRAMを混載した

10 マルチチップモジュールに適用した場合について説明したが、これに限らず、狭ピッチ、多ピンによるフリップチップ接合が必須技術となり、接続信頼性も高いものが要求されている製品全般に広く適用可能であり、さらに購入チップをフリップチップ接合したい製品（購入チップの場合、WPP(Wafer Process Package)が不可能であるため、金属バンプを用いての高信頼性接合が必須であるため）に良好に適用でき、さらに高速動作が要求されるメモリパッケージ（低接合抵抗が広い温度範囲で実現できる）などにも応用するこ

20 とができる。

【0044】また、基板の接続金属パッドは、Cu(銅)あるいはNi(ニッケル)でもよい。

【0045】

【発明の効果】本願において開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば、以下のとおりである。

【0046】(1)チップの裏面からの加熱加圧により、チップ上の金属バンプと基板上の接続金属パッドとを封止材の低融点金属の微細粒子を介して接合させて、接合界面に金属合金が生成されるため、接触による導通と異なり、接合による導通となるので強い接合強度を得ることができ、また加熱加圧によって導通が必要な部分にのみ接合のための合金層が形成されるため、狭ピッチの場合でも金属バンプ間の絶縁を確保することができ、高温環境での導通不良を生じ難くすることが可能となる。また、接続抵抗についても安定させることが可能となる。

【0047】(2)チップ上の金属バンプと基板上の接続金属パッドとの接合前に封止材を基板上に供給することで、接合後に封止材を供給する際に問題となるボイドの発生を抑制することが可能となる。

【0048】(3)封止材の低融点金属の微細粒子を溶融前に薄く平らに変形することで、余分な低融点金属は排出され、接合面に供給される低融点金属の量を制御し、かつ均一にできるため、溶融時に均一な合金層を形成でき、また高温環境においても接合界面強度を劣化させる要因となる金属間化合物の成長を抑制できるため、長期接合性を向上させることができる。

【0049】(4)封止材の低融点金属の微細粒子を絶縁性樹脂材料でコートすることで、低融点金属の微細粒

子の分散に偏りが生じた時にも粒子同士が直接接触しないので、粒子同士の接触による粒子サイズの拡大を防止することが可能となる。

【0050】(5)前記(1)～(4)により、シングルチップパッケージやマルチチップモジュールなどの半導体装置に適用し、接触による導通ではなく接合による導通を可能にして、特に狭ピッチ、多ピン対応のフリップチップ接続において、高温環境においても安定した接合信頼性を確保することが可能となる。

【図面の簡単な説明】

【図1】本発明の一実施の形態の半導体装置（シングルチップパッケージ）を示す断面図である。

【図2】本発明の一実施の形態の半導体装置（シングルチップパッケージ）を示す平面図である。

【図3】本発明の一実施の形態の半導体装置（シングルチップパッケージ）を示す底面図である。

【図4】(a), (b)は本発明の一実施の形態の半導体装置（シングルチップパッケージ）において、封止材を示す断面図である。

【図5】本発明の一実施の形態の半導体装置（シングルチップパッケージ）の製造方法を示すフロー図である。

【図6】本発明の一実施の形態の半導体装置（シングルチップパッケージ）の製造方法（図5に続く）を示すフ

ロー図である。

【図7】本発明の一実施の形態の他の半導体装置（マルチチップモジュール）を示す断面図である。

【図8】本発明の一実施の形態の他の半導体装置（マルチチップモジュール）を示す平面図である。

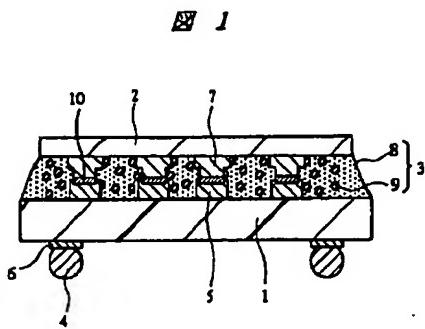
【図9】本発明の一実施の形態の他の半導体装置（マルチチップモジュール）を示す底面図である。

【図10】(a), (b)は本発明の一実施の形態の半導体装置において、封止材の変形例を示す断面図である。

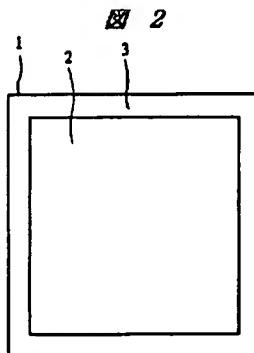
【符号の説明】

- 1, 1a 基板
- 2, 2a, 2b チップ
- 3, 3a 封止材
- 4, 4a 外部端子
- 5, 5a 接続金属パッド
- 6, 6a 接続金属ランド
- 7, 7a 金属バンプ
- 8, 8a 热硬化性絶縁性樹脂材料
- 9, 9a SnまたはSn合金粒子
- 10, 10a 合金層
- 11 放熱板
- 12 絶縁性樹脂材料

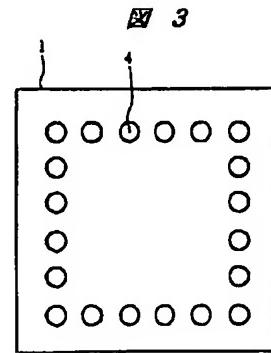
【図1】



【図2】



【図3】

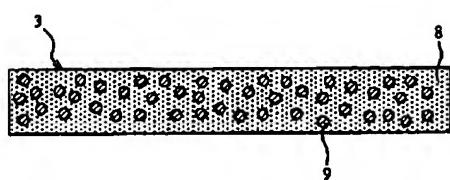


- | | |
|------------|----------------|
| 1: 基板 | 6: 接続金属ランド |
| 2: チップ | 7: 金属バンプ |
| 3: 封止材 | 8: 热硬化性絶縁性樹脂材料 |
| 4: 外部端子 | 9: SnまたはSn合金粒子 |
| 5: 接続金属パッド | 10: 合金層 |

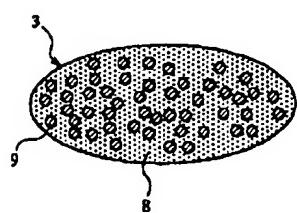
【図4】

図4

(a)

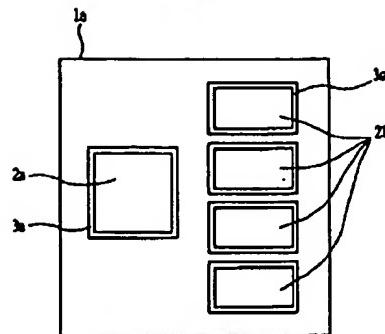


(b)



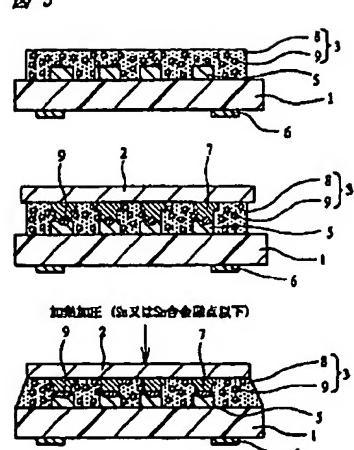
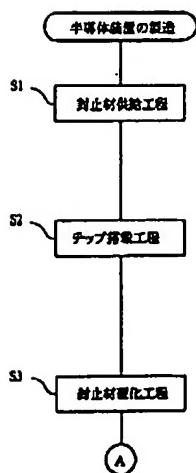
【図8】

図8



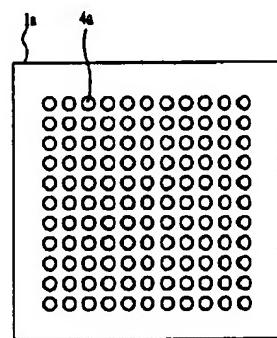
【図5】

図5



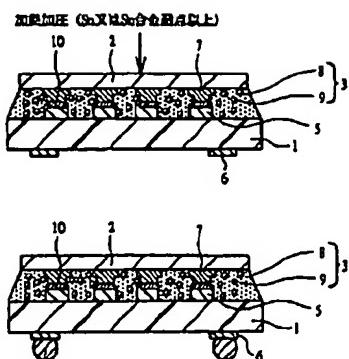
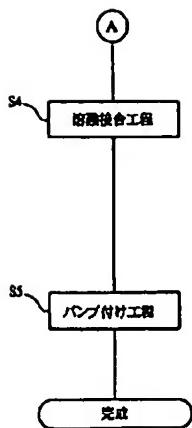
【図9】

図9



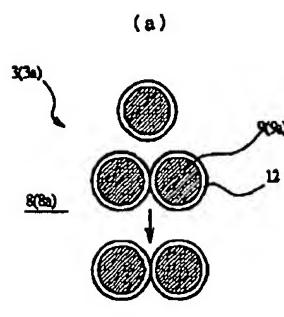
【図6】

図6

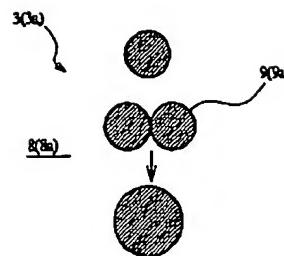


【図10】

図10

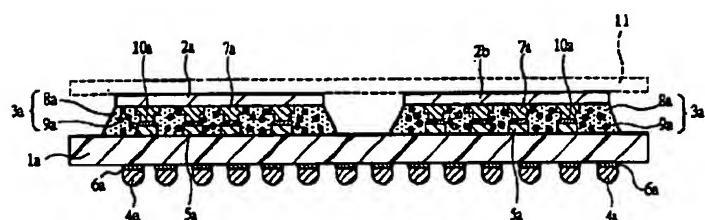


(b)



【図7】

図7



フロントページの続き

(72)発明者 荒木 誠

東京都青梅市藤橋3丁目3番地2 日立東
京エレクトロニクス株式会社内

Fターム(参考) 5F044 LL01 LL04 LL09 RR17 RR19

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] Concerning a semiconductor device and its manufacturing technology, in a single chip package, a multi chip module, etc., especially, this invention corresponds to a ** pitch and many pins, and is applied to the manufacture approach of the suitable semiconductor device for a connection method of construction with the high connection dependability in flip chip bonding, and relates to an effective technique.

[0002]

[Description of the Prior Art] As a technique which this invention person examined, the technique which applies the ACF (Anisotropic Conductive Film) method of construction which distributed the detailed electric conduction particle to insulating resin can be considered to the ** pitch of correspondence in a multi chip module, and the flip chip bonding of many pins.

[0003] ACF sticks on the chip loading range, heating sticking by pressure of the chip with which Au bump was attached carries and carries out by face down on the connection metal pad which performed nickel (nickel) / Au(gold) plating on a substrate, and the connection metal pad on Au bump on a chip and a substrate is the approach of taking a flow by the contact between which the electric-conduction particle in insulating resin was made to be placed with this ACF method of construction. The insulating resin of this ACF functions as a sealing agent aiming at relaxation of the coefficient-of-thermal-expansion difference of a substrate and a chip, or curvature.

[0004] In addition, as a technique about such an ACF method of construction, the technique indicated by "electronics mounting important **" P653,654 edited by July 28, 2000, Kogyo Chosakai Publishing Issue, and the corporation electronics mounting society, for example is mentioned.

[0005]

[Problem(s) to be Solved by the Invention] By the way, the following became clear as a result of this invention person's examining the technique of the above ACF methods of construction. For example, by the aforementioned ACF method of construction, since it is the flow of only contact to Au bump on a chip, and the connection metal pad on a substrate, there is a problem on which connection resistance goes up rapidly by resin expansion at the time of elevated-temperature actuation. That is, since a connection condition is only contact, the problem of being easy to generate the instability and poor opening of the connection resistance by resin expansion etc. in hot environments can be considered.

[0006] Then, by distributing the very fine particle of a low melting point metal into the insulating resin ingredient of a sealing agent, the purpose of this invention is not the flow by contact, enables the flow by junction, and offers the manufacture approach of a semiconductor device that it can respond to a ** pitch and many pins, and a connection method of construction with high connection dependability can be realized.

[0007] The other purposes and the new description will become clear from description and the accompanying drawing of this specification along [said] this invention.

[0008]

[Means for Solving the Problem] It will be as follows if the outline of a typical thing is briefly explained among invention indicated in this application.

[0009] Namely, the manufacture approach of the semiconductor device by this invention On the front face of the substrate formed on the front face, a connection metal pad supplies the sealing agent which made the interior of a thermosetting insulation resin ingredient distribute the very fine particle of a low melting point metal. From on the sealing agent supplied on the substrate, a metal bump carries the chip prepared on the front face by face down. Heating pressurization is carried out from the rear face of a chip, the metal bump on a chip and the connection metal pad on a substrate are joined through the very fine particle of the low melting point metal of a sealing agent, and it has each process which takes a flow with a chip and a substrate.

[0010] Furthermore, in the manufacture approach of said semiconductor device, in case heating pressurization is carried out from the rear face of a chip, a sealing agent is hardened with the temperature below the melting point of the very fine particle of a low melting point metal, melting of the very fine particle of a low melting point metal is carried out with the temperature more than the melting point of the very fine particle of a low melting point metal, and a metal bump and a connection metal pad are joined.

[0011] Furthermore, in case the very fine particle of the low melting point metal to which the load was applied and which was inserted between the metal bump and the connection metal pad from the rear face of a chip when hardening a sealing agent is made to transform into Taira and others thinly and a metal bump and a connection metal pad are joined further, melting of the very fine particle of the low melting point metal which deformed into Taira and others thinly is carried out, and it is made to make a thin uniform alloy layer generate in the manufacture approach of said semiconductor device.

[0012] Moreover, in case a chip is carried from on the sealing agent on a substrate, it is made to carry two or more chips by face down on the same substrate in the manufacture approach of said semiconductor device.

[0013] Moreover, the semiconductor device by this invention is carried by face down on the front face of the substrate with which the connection metal pad was prepared on the front face, and this substrate, and has the sealing agent which made the interior of a thermosetting insulation resin ingredient carry out homogeneity distribution of the very fine particle of the Sn (tin) or Sn alloy to which the metal bump on one or more chips with which the metal bump was prepared on the front face, and one or more of these chips, and the connection metal pad on a substrate are joined.

[0014] This invention supplies at a detail the charge of a thermosetting insulation resin sealing agent which carried out homogeneity distribution of detailed Sn or Sn alloy particle which is a low melting point metal so that each might not contact to the chip loading range on the connection metal pad on substrates, such as a resin substrate, a tape, or a ceramic substrate. From moreover, the chip which the metal bump took the side of is carried by face down, and insulating resin is stiffened, while carrying out heating pressurization at the temperature below the melting point of Sn or Sn alloy from the rear face of a chip and making a particle transform into Taira and others thinly where Sn or Sn alloy particle is inserted between the metal bump of a chip, and the connection metal pad of a substrate. Then, Sn or Sn alloy particle which carried out heating pressurization, was inserted into the connection metal pad on the metal bump on a chip and a substrate from the rear face of a chip to the melting point temperature of Sn or Sn alloy, and deformed into Taira and others thinly is fused, and it enables it to make it flow through a chip and a substrate by joining a connection metal pad with a metal bump.

[0015] Especially, in this invention, not the flow by the conventional contact but the flow by junction with high connection dependability can be enabled between a chip and a substrate by carrying out homogeneity distribution of Sn or the Sn alloy particle at the charge of an insulating resin sealing agent.

[0016] Therefore, since a metal alloy is generated by the junction interface, unlike the flow by contact, it is hard coming to generate the defective continuity in hot environments according to the manufacture approach of said semiconductor device, and the semiconductor device. Moreover, it can carry out ** stable to connection resistance just. Furthermore, void generating which poses a problem in the case of the sealing agent supply after junction can be controlled by supplying a sealing agent to a substrate

before junction. Moreover, long-term junction nature improves by transforming Sn or Sn alloy particle into Taira and others thinly before melting. Consequently, in a ** pitch and the flip chip bonding corresponding to many pins, the junction dependability stabilized also in hot environments is securable as compared with the conventional method of construction.

[0017]

[Embodiment of the Invention] Hereafter, the gestalt of operation of this invention is explained to a detail based on a drawing. The flow Fig. in which the sectional view in which drawing 1 shows the semiconductor device (single chip package) of the gestalt of 1 operation of this invention, the sectional view in which in drawing 2 a top view and drawing 3 show a bottom view, and drawing 4 shows a sealing agent, drawing 5, and drawing 6 show the manufacture approach of a semiconductor device, the sectional view showing the semiconductor device (multi chip module) of others [drawing 7], and drawing 8 are sectional views in which a top view and drawing 9 show a bottom view, and drawing 10 shows the modification of a sealing agent.

[0018] First, drawing 1 - drawing 3 explain the configuration of an example of the semiconductor device of the gestalt of this operation. It considers as the semiconductor device of a single chip package, and the semiconductor device of the gestalt of this operation consists of a sealing agent 3 which closes a part for the joint of the insulating substrate 1 (it is indicated as a substrate 1 below) of multilayer-interconnection layer structure, the semiconductor chip 2 (it is indicated as a chip 2 below) mounted in this substrate 1, and a substrate 1 and a chip 2, an external terminal 4, etc.

[0019] A substrate 1 consists of the resin substrate of multilayer structure, a tape, or a ceramic substrate. For example, the connection metal pads 5 (about 50 micrometers of for example, angles), such as Au (gold), are formed on a front face. Moreover, on a rear face, the connection metal lands 6 (for example, diameter of about 50 micrometers), such as Au, are formed, and it connects from the connection metal pad 5 on a front face electrically to the connection metal land 6 on a rear face through the through hole between each class, and the metal circuit pattern of each class.

[0020] It consists of a microcomputer, memory, etc., the metal bumps 7 (for example, diameter of about 50 micrometers), such as Au, are formed on a front face, and predetermined integrated circuits, such as a microcomputer and memory, are formed in the interior, and the chip 2 is electrically connected from each terminal of an internal integrated circuit even to the metal bump 7 on a front face.

[0021] The sealing agent 3 is formed in the interior of the thermosetting insulation resin ingredients 8, such as an epoxy system, with the film gestalt (a) by which homogeneity distribution was carried out so that Sn (tin) or Sn alloy particle 9 (for example, diameter of about 5 micrometers or less) which is a detailed low melting point metal might not contact mutually, or the liquefied gestalt (b), as shown in drawing 4. An alloy layer 10 is formed in the joint of the metal bump 7 of a chip 2, and the connection metal pad 5 of a substrate 1 of melting by two steps of heating pressurization, and this Sn or Sn alloy particle 9 is joined. Moreover, by making detailed the path of Sn or Sn alloy particle 9, it is [short-circuit] lifting-hard also in the case of a ** pitch and many pins, and it is possible. [of it] Let the diameter of said alloy particle 9 be a value smaller than the distance between the connection metal pads 5 of a substrate 1, and the distance between the metal bumps 7 on a chip 2.

[0022] the external terminal 4 -- for example, Pb (lead)/Sn (tin) and lead -- it consists of which free solder ball, is joined to the connection metal land 6 on the rear face of a substrate 1, and is arranged on the rear face of a substrate 1 by the shape of circumference 1 train, two trains, or an array (in drawing 1 and drawing 3, the example of circumference 1 train is shown, and a number may differ from an actual thing, in order to clarify drawing) etc.

[0023] Next, drawing 5 and drawing 6 explain the manufacture approach of the semiconductor device of the single chip package of the gestalt this operation. In drawing 5 and drawing 6, the chart on the lefts are the flow Fig. showing each production process of the manufacture approach, and a sectional view showing the semiconductor device corresponding to each production process in right-hand side drawing.

[0024] In advance of manufacture of this semiconductor device, the solder ball which first serves as the substrate 1 mentioned above and a chip 2 required for manufacture of the semiconductor device of a

single chip package, a sealing agent 3, and the external terminal 4 as a preparation phase is prepared. [0025] (1) Supply the sealing agent 3 of the film gestalt (or liquefied gestalt) which made the interior of the thermosetting insulation resin ingredient 8 carry out homogeneity distribution of Sn or the Sn alloy particle 9 in a sealing agent supply process (step S1) to the chip loading range on the connection metal pad 5 on a substrate 1.

[0026] (2) Carry the chip 2 with which the metal bump 7 was formed by face down on the connection metal pad 5 in a chip loading process (step S2) from on the sealing agent 3 supplied on the substrate 1. [0027] (3) In a sealing agent hardening process (step S3), while carry out heating pressurization from the rear face of a chip 2 at the temperature below the melting point of Sn or Sn alloy particle 9 and make this Sn or Sn alloy particle 9 transform into Taira and others thinly where Sn or Sn alloy particle 9 of a sealing agent 3 be insert between the metal bump 7 of a chip 2, and the connection metal pad 5 of a substrate 1, stiffen the thermosetting insulation resin ingredient 8 of a sealing agent 3.

[0028] (4) Carry out heating pressurization from the rear face of a chip 2 to the melting point temperature of Sn or Sn alloy particle 9 with the metal bump 7 on a chip 2 in a fused junction process (step S4) at the connection metal pad 5 on a substrate 1. Sn or Sn alloy particle 9 which was inserted and deformed into Taira and others thinly is fused, the alloy layer 10 by the uniform Au-Sn alloy is formed, and the connection metal pad 5 on a substrate 1 is joined with the metal bump 7 on a chip 2.

[0029] (5) In a bump attachment process (step S5), attach the solder ball used as the external terminal 4 on the connection metal land 6 of the rear face of a substrate 1 after making it flow through the connection metal pad 5 on a substrate 1 with the metal bump 7 on a chip 2.

[0030] Thereby, the semiconductor device of a single chip package is completed. Even the external terminal 4 flows through this semiconductor device electrically through the metal bump 7 on a front face through the connection metal land 6 on the through hole between the connection metal pad 5 on the front face of a substrate 1, and each class, the metal circuit pattern of each class, and a rear face further from each terminal of the integrated circuit inside a chip 2.

[0031] Next, drawing 7 - drawing 9 explain an example of the semiconductor device of the multi chip module manufactured with the application of the manufacture approach of the semiconductor device of the gestalt this operation.

[0032] The semiconductor device of the multi chip module of the gestalt of this operation It differs in that two or more chips are mounted to structure like said drawing 1 - drawing 3. Substrate 1a of multilayer-interconnection layer structure with a big dimension, It consists of sealing agent 3a which is mounted in this substrate 1a and which closes a part for the joint of chip 2a of a microcomputer, chip 2b of the plurality (here four pieces) of SDRAM, and substrate 1a, two or more chip 2a and 2b, external terminal 4a, etc. Furthermore, it is applicable also about the case where chips, such as a chip of other memory, such as SRAM, and ASIC, are mounted possible [also pasting up a heat sink 11 on the rear face of chip 2a and 2b in consideration of heat dissipation nature].

[0033] Substrate 1a, chip 2a of a microcomputer, chip 2b of SDRAM, sealing agent 3a, and external terminal 4a have the same structure as said single chip package. Moreover, external terminal 4a is arranged for example, in the shape of an array.

[0034] Chip 2a of a microcomputer is for managing control and processing of the whole multi chip module, such as controlling the writing / read-out actuation of data [as opposed to chip 2b of SDRAM in controlling the input/output operation of the I / O data to a multi chip module ****].

[0035] Chip 2b of SDRAM has the memory matrix which arranged two or more memory cells in the shape of a grid, and makes possible writing/read-out of data to each memory cell based on control of chip 2a of a microcomputer.

[0036] Also in the semiconductor device of this multi chip module, each production process as shown in said drawing 5 and drawing 6 is followed. The sealing agent supply process which supplies sealing agent 3a to the chip loading range on substrate 1a, The chip loading process of carrying chip 2a and 2b from on sealing agent 3a on substrate 1a, Chip 2a, the sealing agent hardening process of carrying out heating pressurization from the rear face of 2b, and stiffening thermosetting insulation resin ingredient 8 of sealing agent 3a a, Chip 2a, the fused junction process which carries out heating pressurization from

the rear face of 2b, forms alloy layer 10a according the metal bump 7 and the connection metal pad 5 to melting of Sn or Sn alloy particle 9a, and is joined, The semiconductor device of a multi chip module is completed by performing the bump attachment process which attaches the solder ball used as external terminal 4a on the connection metal land 6 of the rear face of substrate 1a.

[0037] Therefore, since according to the semiconductor device of the gestalt of this operation the alloy layer 10 (10a) by the Au-Sn alloy is generated by the junction interface of the metal bump 7 (7a) on a chip 2 (2a, 2b), and the connection metal pad 5 (5a) on a substrate 1 (1a) and it becomes the flow by junction unlike the flow by contact, it is hard coming to generate the defective continuity in hot environments. Moreover, you can make it stabilized also about connection resistance. That is, since a metal alloy is generated by the junction interface, strong bonding strength can be obtained. Moreover, since the alloy layer 10 (10a) for junction only into a part to be flowed is formed by catching Sn or Sn alloy particle 9 (9a), and only the pressurized part deforming into Taira and others, and heating it further more than the melting point of Sn or Sn alloy particle 9 (9a), even when it is a ** pitch, the insulation between the metal bumps 7 can be secured.

[0038] Moreover, void generating which poses a problem at the time of supplying a sealing agent 3 (3a) after junction can be controlled by supplying a sealing agent 3 (3a) to a substrate 1 (1a) before junction.

[0039] Furthermore, long-term junction nature improves by transforming thinly Sn or Sn alloy particle 9 (9a) into Taira and others before melting. Namely, since excessive Sn is discharged, and controls the amount of Sn supplied to a plane of composition and is made to homogeneity by carrying out thinly Sn or Sn alloy particle 9 (9a) by pressurization before melting in Taira and others, Since growth of the intermetallic compound used as the factor which the uniform alloy layer 10 (10a) can be formed

[factor] at the time of melting, and degrades junction interface reinforcement also in hot environments can be controlled, long-term junction nature can be raised.

[0040] Consequently, in the flip chip bonding corresponding to a single chip package, the ** pitch in the semiconductor device of a multi chip module, and many pins, the junction dependability stabilized also in hot environments is securable as compared with the conventional method of construction.

[0041] Moreover, in the semiconductor device of the gestalt of this operation, it is also possible to carry out the coat of Sn or Sn alloy particle 9 (9a) distributed inside the thermosetting insulation resin ingredient 8 (8a) for a sealing agent 3 (3a) with the insulating resin ingredient 12, as shown in drawing 10 (a). For example, although it is possible that size becomes large by contact and it becomes a short factor if there is no ingredient which carries out the coat of Sn or the Sn alloy particle 9 (9a) like drawing 10 (b) when a bias arises in distribution of Sn or Sn alloy particle 9 (9a) By carrying out a coat like drawing 10 (a), since particles do not contact directly also when a bias arises in distribution of Sn or Sn alloy particle 9 (9a), expansion of the grain size by contact of particles can be prevented.

[0042] As mentioned above, although invention made by this invention person was concretely explained based on the gestalt of the operation, it cannot be overemphasized that it can change variously in the range which this invention is not limited to the gestalt of said operation, and does not deviate from the summary.

[0043] For example, although the case where it applied to the multi chip module consolidated with single chip packages, such as a microcomputer and memory, a microcomputer, and SDRAM in the gestalt of said operation was explained The flip chip junction not only by this but a ** pitch and many pins serves as an indispensable technique. Are widely applicable to the product at large as which what has high connection dependability is demanded. The product which wants to carry out flip chip junction of the purchase chip furthermore (in the case of a purchase chip, since WPP (Wafer Process Package) is impossible) Since the high-reliability junction using a metal bump is indispensable, it can apply good, and it can apply to the memory package (a low bond resistance can be realized in a large temperature requirement) with which high-speed operation is demanded further.

[0044] Moreover, Cu (copper) or nickel (nickel) is sufficient as the connection metal pad of a substrate.

[0045]

[Effect of the Invention] It will be as follows if the effectiveness acquired by the typical thing among invention indicated in this application is explained briefly.

[0046] (1) By heating pressurization from the rear face of a chip, by joining the metal bump on a chip, and the connection metal pad on a substrate through the very fine particle of the low melting point metal of a sealing agent Since a metal alloy is generated by the junction interface and it becomes the flow by junction unlike the flow by contact, and strong bonding strength can be obtained and the alloy layer for junction only into a part to be flowed is formed of heating pressurization, Also in the case of a ** pitch, the insulation between metal bumps can be secured, and it becomes possible to make defective continuity in hot environments hard to produce. Moreover, it becomes possible to carry out ** stable to connection resistance just.

[0047] (2) By supplying a sealing agent on a substrate before junction to the metal bump on a chip, and the connection metal pad on a substrate, in case a sealing agent is supplied after junction, it becomes possible to control generating of a void which poses a problem.

[0048] (3) Since growth of the intermetallic compound used as the factor which a uniform alloy layer can form [factor] at the time of melting, and degrades junction interface reinforcement also in hot environments since an excessive low melting point metal is discharged, and the amount of the low melting point metal supplied to a plane of composition is controlled by transforming thinly the very fine particle of the low melting point metal of a sealing agent into Taira and others before melting and it is made to homogeneity can control, it becomes possible to raise long-term junction nature.

[0049] (4) By carrying out the coat of the very fine particle of the low melting point metal of a sealing agent with an insulating resin ingredient, since particles do not contact directly also when a bias arises in distribution of the very fine particle of a low melting point metal, it becomes possible to prevent expansion of the grain size by contact of particles.

[0050] (5) The above (1) By - (4), it applies to semiconductor devices, such as a single chip package and a multi chip module, not the flow by contact but the flow by junction is enabled, and it becomes possible to secure especially the junction dependability stabilized also in hot environments in a ** pitch and the flip chip bonding corresponding to many pins.

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The process at which a connection metal pad supplies the sealing agent which made the interior of a thermosetting insulation resin ingredient distribute the very fine particle of a low melting point metal on the front face of the substrate formed on the front face, The process in which a metal bump carries the chip prepared on the front face by face down from on said sealing agent supplied on said substrate, The manufacture approach of the semiconductor device which carries out heating pressurization from the rear face of said chip, and is characterized by having the process which is made to join the metal bump on said chip, and the connection metal pad on said substrate through the very fine particle of the low melting point metal of said sealing agent, and takes a flow with said chip and said substrate.

[Claim 2] The manufacture approach of the semiconductor device which is the manufacture approach of a semiconductor device according to claim 1, and is characterized by to have the process which hardens said sealing agent with the temperature below the melting point of the very fine particle of said low melting point metal, and the process which is made to carry out melting of the very fine particle of said low melting point metal with the temperature more than the melting point of the very fine particle of said low melting point metal, and joins said metal bump and said connection metal pad in case heating pressurization is carried out from the rear face of said chip.

[Claim 3] When it is the manufacture approach of a semiconductor device according to claim 2 and said sealing agent is hardened, It has the process made to transform thinly into Taira and others the very fine particle of said low melting point metal to which the load was applied, and which was inserted between said metal bump and said connection metal pad from the rear face of said chip. The manufacture approach of the semiconductor device characterized by having the process which carries out melting of the very fine particle of said low melting point metal which deformed into Taira and others thinly, and makes a thin uniform alloy layer generate in case said metal bump and said connection metal pad are joined.

[Claim 4] The manufacture approach of the semiconductor device which is the manufacture approach of a semiconductor device according to claim 1, and is characterized by having the process which carries two or more chips by face down on the same substrate in case said chip is carried from on said sealing agent on said substrate.

[Claim 5] The semiconductor device which is carried by face down on the front face of the substrate with which the connection metal pad was prepared on the front face, and said substrate, and is characterized by to have the sealing agent which made the interior of a thermosetting insulation resin ingredient carry out the homogeneity distribution of the very fine particle of the Sn or Sn alloy to which the metal bump on one or more chips with which the metal bump was prepared on the front face, and one or more of said chips, and the connection metal pad on said substrate are joined.

[Translation done.]